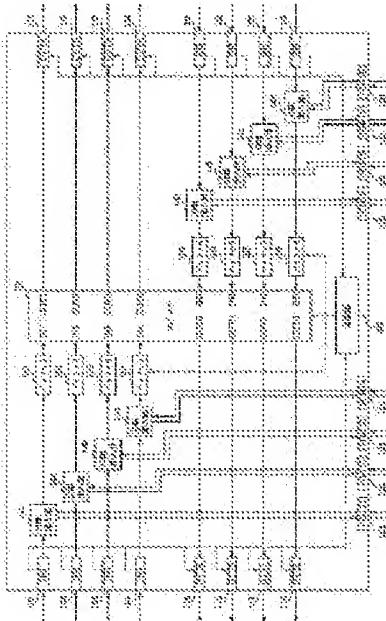


NODE DEVICE, AND NETWORK USING NODE DEVICE**Publication number:** JP2000183934 (A)**Publication date:** 2000-06-30**Inventor(s):** NAKADA TORU**Applicant(s):** CANON KK**Classification:****- international:** H04B10/02; H04B1/74; H04L12/437; H04B10/02; H04B1/74; H04L12/437; (IPC1-7): H04L12/437; H04B1/74; H04B10/02**- European:****Application number:** JP19980356194 19981215**Priority number(s):** JP19980356194 19981215**Abstract of JP 2000183934 (A)**

PROBLEM TO BE SOLVED: To execute the operation of a network without using a transmission line of a stand-by system by outputting a signal inputted from a first transmission channel to the first transmission channel or a second transmission channel and performing an exchange processing to output a signal inputted from the second transmission channel to the first transmission channel or the second transmission channel by one switching means. **SOLUTION:** A packet inputted in a buffer 155 of a node device is stored in a zero system non-specified area by using a writing control table since the packet is the one outputted from a terminal to be connected with its own node device, its destination is zero system and is not the adjacent down stream side. In this case, connecting relation between input and output of a switch 131 is controlled periodically according to a table, according to a certain repetition pattern and the stored packet is read out of a predetermined storage area of each buffer in the connecting relation of the switch by a control part 132. The connecting relationship among input terminals IN1 to IN8 and output terminals OUT1 to OUT8 is performed without competition control by the switch 131.



Data supplied from the **esp@cenet** database — Worldwide

| | | | |
|--------------------------|------|--------------|--------------------------|
| (51)Int.Cl. ⁷ | 識別記号 | F I | テーマコード [*] (参考) |
| H 04 L 12/437 | | H 04 L 11/00 | 3 3 1 5 K 0 0 2 |
| H 04 B 1/74 | | H 04 B 1/74 | 5 K 0 2 1 |
| 10/02 | | 9/00 | H 5 K 0 3 1 |

T

審査請求 未請求 請求項の数38 O L (全 24 頁)

| | | | |
|----------|--------------------------|---------|--------------------------------------------|
| (21)出願番号 | 特願平10-356194 | (71)出願人 | 000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号 |
| (22)出願日 | 平成10年12月15日 (1998.12.15) | (72)発明者 | 中田 透 東京都大田区下丸子3丁目30番2号キヤノン株式会社内 |
| | | (74)代理人 | 100090538 弁理士 西山 恵三 (外2名) |
| | | | |

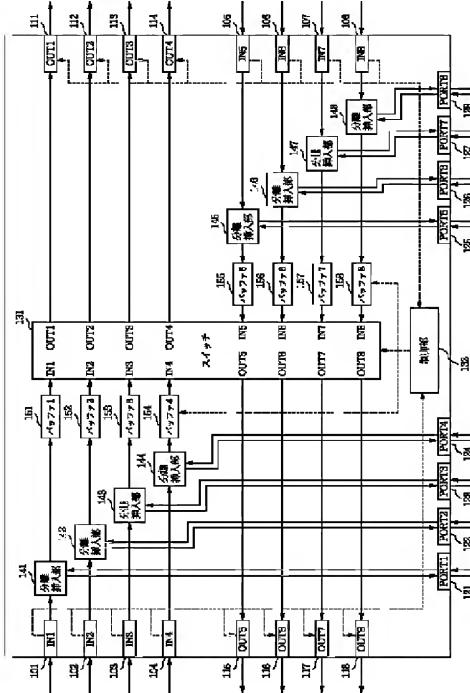
最終頁に続く

(54)【発明の名称】 ノード装置およびノード装置を用いたネットワーク

(57)【要約】

【課題】 障害時においても、予備系の伝送路を用いることなくネットワークの運用を行う。また、簡単な構成のノード装置を用いて双方향ネットワークを構成する。

【解決手段】 所定のパターンに従って、交換制御を行う1つのスイッチで双方향の伝送を行う。



【特許請求の範囲】

【請求項1】 第1の伝送方向の複数の第1の伝送チャネルと、第2の伝送方向の複数の第2の伝送チャネルを用いて通信可能なノード装置を有するネットワークにおいて、前記第1の伝送チャネルから入力された信号を前記第1の伝送チャネルあるいは前記第2の伝送チャネルへ出力し、前記第2の伝送チャネルから入力された信号を前記第1の伝送チャネルあるいは前記第2の伝送チャネルへ出力する交換処理を1つのスイッチ手段にて行うノード装置を有することを特徴とするネットワーク。

【請求項2】 請求項1において、前記スイッチ手段は、所定のパターンに応じて、前記交換処理を行うことを特徴とするネットワーク。

【請求項3】 請求項1において、前記ノード装置は、前記第1の伝送チャネルからの信号を入力するための第1の入力手段と、前記第2の伝送チャネルからの信号を入力するための第2の入力手段と、前記第1の伝送チャネルへ信号を出力するための第1の出力手段と、前記第2の伝送チャネルへ信号を出力するための第2の出力手段と、を有し、

前記スイッチ手段は、前記第1の入力手段から入力された信号を入力する第1の入力端と、前記第2の入力手段から入力された信号を入力する第2の入力端と、前記第1の出力手段へ信号を出力する第1の出力端と、前記第2の出力手段へ信号を出力する第2の出力端を有し、所定のパターンに従って前記第1、第2の入力端と第1、第2の出力端を接続することにより前記第1、第2の入力手段から入力された信号を前記第1、第2の出力手段に交換することを特徴とするネットワーク。

【請求項4】 請求項3において、前記第1の入力手段は、前記複数の第1の伝送チャネルの夫々に対応して複数設けられ、前記第2の入力手段は、前記複数の第2の伝送チャネルの夫々に対応して複数設けられ、

前記第1の出力手段は、前記複数の第1の伝送チャネルの夫々に対応して複数設けられ、前記第2の出力手段は、前記複数の第2の伝送チャネルの夫々に対応して複数設けられることを特徴とするネットワーク。

【請求項5】 請求項4において、前記第1の入力端は、前記複数の第1の入力手段の夫々に対応して複数設けられ、前記第2の入力端は、前記複数の第2の入力手段の夫々に対応して複数設けられ、前記第1の出力端は、前記複数の第1の出力端の夫々に対応して複数設けられ、

前記第2の出力端は、前記複数の第2の出力手段の夫々に対応して複数設けられることを特徴とするネットワーク。

【請求項6】 請求項5において、前記スイッチ手段は、所定のパターンに従って前記交換処理を行い、前記所定のパターンは、前記前記複数の入力端の内の少なくとも2つが同時に同じ出力端に接続しないようなパターンであることを特徴とするネットワーク。

【請求項7】 請求項1において、前記ノード装置は、端末装置を接続するための接続手段と、前記第1、第2の伝送チャネルから入力された信号を前記接続手段により接続される端末装置、もしくは、前記スイッチ手段に出力する手段を有することを特徴とするネットワーク。

【請求項8】 請求項1において、前記第1の伝送チャネル、あるいは、前記第2の伝送チャネルを用いた通信の障害を検出する検出手段を有し、前記スイッチ手段は、前記検出手段による検出に応じた制御を行うことを特徴とするネットワーク。

【請求項9】 請求項8において、前記スイッチ手段は、前記検出手段により障害が検出されない場合に使用される第1の交換テーブルと、前記検出手段により障害が検出された場合に使用される第2の交換テーブルに基いて、前記交換処理を行うことを特徴とするネットワーク。

【請求項10】 第1の伝送方向の複数の第1の伝送チャネルと、第2の伝送方向の複数の第2の伝送チャネルを用いて通信可能なノード装置において、前記第1の伝送チャネルから入力された信号を前記第1の伝送チャネルあるいは前記第2の伝送チャネルへ出力し、前記第2の伝送チャネルから入力された信号を前記第1の伝送チャネルあるいは前記第2の伝送チャネルへ出力する交換処理を1つのスイッチ手段にて行うことを特徴とするノード装置。

【請求項11】 請求項10において、前記スイッチ手段は、所定のパターンに応じて、前記交換処理を行うことを特徴とするノード装置。

【請求項12】 請求項10において、更に、前記第1の伝送チャネルからの信号を入力するための第1の入力手段と、前記第2の伝送チャネルからの信号を入力するための第2の入力手段と、前記第1の伝送チャネルへ信号を出力するための第1の出力手段と、前記第2の伝送チャネルへ信号を出力するための第2の出力手段と、を有し、前記スイッチ手段は、前記第1の入力手段から入力された信号を入力する第1の入力端と、前記第2の入力手段から入力された信号を入力する第2の入力端と、

ら入力された信号を入力する第2の入力端と、前記第1の出力手段へ信号を出力する第1の出力端と、前記第2の出力手段へ信号を出力する第2の出力端を有し、所定のパターンに従って前記第1、第2の入力端と第1、第2の出力端を接続することにより前記第1、第2の入力手段から入力された信号を前記第1、第2の出力手段に交換することを特徴とするノード装置。

【請求項13】 請求項12において、
前記第1の入力手段は、前記複数の第1の伝送チャネルの夫々に対応して複数設けられ、
前記第2の入力手段は、前記複数の第2の伝送チャネルの夫々に対応して複数設けられ、
前記第1の出力手段は、前記複数の第1の伝送チャネルの夫々に対応して複数設けられ、
前記第2の出力手段は、前記複数の第2の伝送チャネルの夫々に対応して複数設けられることを特徴とするノード装置。

【請求項14】 請求項13において、
前記第1の入力端は、前記複数の第1の入力手段の夫々に対応して複数設けられ、
前記第2の入力端は、前記複数の第2の入力手段の夫々に対応して複数設けられ、
前記第1の出力端は、前記複数の第1の出力端の夫々に対応して複数設けられ、
前記第2の出力端は、前記複数の第2の出力手段の夫々に対応して複数設けられることを特徴とするノード装置。

【請求項15】 請求項14において、
前記スイッチ手段は、所定のパターンに従って前記交換処理を行い、前記所定のパターンは、前記前記複数の入力端の内の少なくとも2つが同時に同じ出力端に接続しないようなパターンであることを特徴とするノード装置。

【請求項16】 請求項10において、
更に、端末装置を接続するための接続手段と、
前記第1、第2の伝送チャネルから入力された信号を前記接続手段により接続される端末装置、もしくは、前記スイッチ手段に出力する手段を有することを特徴とするノード装置。

【請求項17】 請求項10において、
前記第1の伝送チャネル、あるいは、前記第2の伝送チャネルを用いた通信の障害を検出する検出手段を有し、
前記スイッチ手段は、前記検出手段による検出に応じた制御を行うことを特徴とするノード装置。

【請求項18】 請求項17において、
前記スイッチ手段は、前記検出手段により障害が検出されない場合に使用される第1の交換テーブルと、前記検出手段により障害が検出された場合に使用される第2の交換テーブルに基いて、前記交換処理を行うことを特徴とするノード装置。

【請求項19】 ノード装置に入力する第1の伝送方向の複数の第1の伝送チャネルと、前記ノード装置から出力される前記第1の伝送方向の複数の第2の伝送チャネルと、前記ノード装置に入力する第2の伝送方向の複数の第3の伝送チャネルと、前記ノード装置から出力される前記第2の伝送方向の第4の伝送チャネルを用いて通信可能なノード装置を有するネットワークにおいて、
前記第1の伝送チャネルからの信号を入力するための第1の入力手段と、
前記第3の伝送チャネルからの信号を入力するための第2の入力手段と、
前記第2の伝送チャネルへ信号を出力するための第1の出力手段と、
前記第4の伝送チャネルへ信号を出力するための第2の出力手段と、
前記第1の入力手段から入力された信号を入力する第1の入力端と、前記第2の入力手段から入力された信号を入力する第2の入力端と、前記第1の出力手段へ信号を出力する第1の出力端と、前記第2の出力手段へ信号を出力する第2の出力端を有し、所定のパターンに従って前記第1、第2の入力端と第1、第2の出力端を接続することにより前記第1、第2の入力手段から入力された信号を前記第1、第2の出力手段に交換するスイッチ手段を有することを特徴とするネットワーク。

【請求項20】 請求項19において、
前記第1の入力手段は、前記複数の第1の伝送チャネルの夫々に対応して複数設けられ、
前記第2の入力手段は、前記複数の第3の伝送チャネルの夫々に対応して複数設けられ、
前記第1の出力手段は、前記複数の第2の伝送チャネルの夫々に対応して複数設けられ、
前記第2の出力手段は、前記複数の第2の伝送チャネルの夫々に対応して複数設けられることを特徴とするネットワーク。

【請求項21】 請求項20において、
前記第1の入力端は、前記複数の第1の入力手段の夫々に対応して複数設けられ、
前記第2の入力端は、前記複数の第2の入力手段の夫々に対応して複数設けられ、
前記第1の出力端は、前記複数の第1の出力端の夫々に対応して複数設けられ、
前記第2の出力端は、前記複数の第2の出力手段の夫々に対応して複数設けられることを特徴とするネットワーク。

【請求項22】 請求項21において、
前記所定のパターンは、前記前記複数の入力端の内の少なくとも2つが同時に同じ出力端に接続しないようなパターンであることを特徴とするネットワーク。

【請求項23】 請求項19において、
前記ノード装置は、前記スイッチ手段を1つだけ有する

ことを特徴とするネットワーク。

【請求項24】 請求項19において、
前記第1の入力手段により入力された信号を一時的に記憶する第1の記憶手段と、
前記第2の入力手段により入力された信号を一時的に記憶する第2の記憶手段を有し、
前記スイッチ手段の第1、第2の入力端は前記第1、第2の記憶手段から読み出された信号が入力することを特徴とするネットワーク。

【請求項25】 請求項19において、
前記第1、第2の記憶手段は、特定の伝送チャネルへ信号を出力する際に信号を記憶する宛先指定領域と、不特定の伝送チャネルへ信号を出力する際に信号を記憶する宛先無指定領域を有することを特徴とするネットワーク。

【請求項26】 請求項25において、
前記宛先指定領域に記憶された信号は、前記宛先無指定領域に記憶された信号より優先的に読み出されることを特徴とするネットワーク。

【請求項27】 請求項19において、
前記第1の伝送チャネル、あるいは、前記第2の伝送チャネル、前記第3の伝送チャネル、あるいは、前記第4の伝送チャネルを用いた通信の障害を検出する検出手段を有し、
前記スイッチ手段は、前記検出手段による検出に応じた制御を行うことを特徴とするネットワーク。

【請求項28】 請求項27において、
前記スイッチ手段は、前記検出手段により障害が検出されない場合に使用される第1の交換テーブルと、前記検出手段により障害が検出された場合に使用される第2の交換テーブルに基いて、前記交換処理を行うことを特徴とするネットワーク。

【請求項29】 ノード装置に入力する第1の伝送方向の複数の第1の伝送チャネルと、前記ノード装置から出力される前記第1の伝送方向の複数の第2の伝送チャネルと、前記ノード装置に入力する第2の伝送方向の複数の第3の伝送チャネルと、前記ノード装置から出力される前記第2の伝送方向の第4の伝送チャネルを用いて通信可能なノード装置において、
前記第1の伝送チャネルからの信号を入力するための第1の入力手段と、

前記第3の伝送チャネルからの信号を入力するための第2の入力手段と、
前記第2の伝送チャネルへ信号を出力するための第1の出力手段と、
前記第4の伝送チャネルへ信号を出力するための第2の出力手段と、

前記第1の入力手段から入力された信号を入力する第1の入力端と、前記第2の入力手段から入力された信号を入力する第2の入力端と、前記第1の出力手段へ信号を出力する第1の出力端と、前記第2の出力手段へ信号を出力す

る第2の出力端を有し、所定のパターンに従って前記第1、第2の入力端と第1、第2の出力端を接続することにより前記第1、第2の入力手段から入力された信号を前記第1、第2の出力手段に交換するスイッチ手段を有することを特徴とするノード装置。

【請求項30】 請求項29において、
前記第1の入力手段は、前記複数の第1の伝送チャネルの夫々に対応して複数設けられ、
前記第2の入力手段は、前記複数の第3の伝送チャネルの夫々に対応して複数設けられ、
前記第1の出力手段は、前記複数の第2の伝送チャネルの夫々に対応して複数設けられ、
前記第2の出力手段は、前記複数の第4の伝送チャネルの夫々に対応して複数設けられることを特徴とするノード装置。

【請求項31】 請求項30において、
前記第1の入力端は、前記複数の第1の入力手段の夫々に対応して複数設けられ、
前記第2の入力端は、前記複数の第2の入力手段の夫々に対応して複数設けられ、
前記第1の出力端は、前記複数の第1の出力端の夫々に対応して複数設けられ、
前記第2の出力端は、前記複数の第2の出力手段の夫々に対応して複数設けられることを特徴とするノード装置。

【請求項32】 請求項31において、
前記所定のパターンは、前記前記複数の入力端の内の少なくとも2つが同時に同じ出力端に接続しないようなパターンであることを特徴とするノード装置。

【請求項33】 請求項29において、
前記スイッチ手段を1つだけ有することを特徴とするノード装置。

【請求項34】 請求項29において、
前記第1の入力手段により入力された信号を一時的に記憶する第1の記憶手段と、
前記第2の入力手段により入力された信号を一時的に記憶する第2の記憶手段を有し、
前記スイッチ手段の第1、第2の入力端は前記第1、第2の記憶手段から読み出された信号が入力することを特徴とするノード装置。

【請求項35】 請求項34において、
前記第1、第2の記憶手段は、特定の伝送チャネルへ信号を出力する際に信号を記憶する宛先指定領域と、不特定の伝送チャネルへ信号を出力する際に信号を記憶する宛先無指定領域を有することを特徴とするノード装置。

【請求項36】 請求項35において、
前記宛先指定領域に記憶された信号は、前記宛先無指定領域に記憶された信号より優先的に読み出されることを特徴とするノード装置。

【請求項37】 請求項29において前記第1の伝送チ

チャネル、あるいは、前記第2の伝送チャネル、前記第3の伝送チャネル、あるいは、前記第4の伝送チャネルを用いた通信の障害を検出する検出手段を有し、前記スイッチ手段は、前記検出手段による検出に応じた制御を行うことを特徴とするノード装置。

【請求項38】 請求項36において、

前記スイッチ手段は、前記検出手段により障害が検出されない場合に使用される第1の交換テーブルと、前記検出手段により障害が検出された場合に使用される第2の交換テーブルに基いて、前記交換処理を行うことを特徴とするノード装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、ノード装置およびノード装置を用いたネットワークに関する。

【0002】

【従来の技術】 近年、情報量の増大に伴い、端末装置を接続するネットワークの高速大容量化に対応すべく、ノード装置を並列多重伝送路で接続したネットワークシステムが検討されている。

【0003】 図17は従来のネットワークにおけるノード装置の構成図であり、ノード装置にサブ伝送路を介して端末1751～1758を接続している例を示している。符号1701～1708は、分離挿入部であり、並列多重伝送路から入力されるパケットのアドレスを検出し、サブ伝送路を介して端末へ伝送させるパケットとバッファへ入力させるパケットに分離すると共に、端末から伝送されてくるパケットを、並列多重伝送路から入力されるパケット流に挿入する機能を有している。符号1711～1718は、バッファであり、分離挿入部から出力されるパケットをスイッチ1741の出力端に対応した記憶領域に一時記憶する機能を有している。符号1721～1728、1731～1738はノード装置間を接続するための並列多重伝送路である。

【0004】 符号1741はスイッチであり、スイッチ制御部1742に制御されて、入力端IN1～IN8に入力したパケットを任意の出力端OUT1～OUT8へ接続する。符号1742はスイッチ制御部であり、スイッチ1741を制御する。符号1743はバッファ制御部であり、各バッファに接続されたスイッチの入力端が所望の出力端に接続されたときに、バッファから記憶されているパケットを読み出す様に制御する。

【0005】 図18は上記ノード装置を用いたネットワークの通信原理を説明するための図である。尚、本従来例の説明では、説明を簡単にするためノード装置に接続する端末は4つとする。

【0006】 1801～1804はノード装置、1805～1808はスイッチ1741に対応した交換スイッチ、1809～1812はバッファ1711～1718に対応したバッファ、1821～1836は端末、A, B, C, Dはリングを成す並列伝送路である。

【0007】 このネットワークは複数のリングA, B,

C, Dを有し、各リング間は交換スイッチ1805～1809によって相互に接続されている。各端末は並列伝送路A, B, C, Dの中の1つのリング伝送路に接続されており、他のリングに接続された端末と通信を行う場合は、少なくとも1回、任意の交換スイッチで他のリングに交換されることで通信が行われる。交換が行われる位置は特定されないが、宛先ノード装置の1つ手前のノード装置で宛先の伝送路へ乗り換えて、他のノードでは任意の伝送路へ乗り換えるようにすると通信制御が容易になる。

【0008】 このネットワークはノード装置を簡略化するため、交換スイッチ1805～1808は入力信号とは無関係に入出力の接続関係を特定の巡回パターンにしたがって一定周期に変更し、バッファ1809～1812で入力信号を一時蓄積して、交換スイッチの入出力接続関係が所望の関係になったときにバッファからパケットを読み出すようにして交換が行われる。

【0009】 例えば、端末1822から端末1832へ通信する場合は、端末1822から出力されたパケットはノード装置1801のバッファ1809に蓄積され、スイッチ1805の入力端IN2が例えば出力端OUT2に接続されたときにバッファから読み出されて伝送路Bに出力され、ノード装置1802のバッファ1810へ入力してスイッチ1806のIN2とOUT4が接続されたときにバッファから読み出されることにより、伝送路Dへ出力されて端末1832へパケットが送られる。

【0010】 このように、それぞれのノード装置で任意のリング伝送路に乗り換えることにより通信が行われる。

【0011】 また、上記従来例のリングネットワークでは、片方向にしかパケットを送信することできない。

【0012】 そこで、双方にパケットを送信できるリングネットワークもあるが、その場合は、片方向に1つずつのスイッチが必要である。

【0013】

【発明が解決しようとする課題】 上記システムは伝送路断等の障害時にネットワーク全体がストップしてしまうため、通常は予備系を用意して障害時に切り替えるなどの対策を行うが、予備系の設置にはコストがほぼ2倍かかるという問題点があった。

【0014】 また、片方向リングネットワークでは最大伝送距離がリング1周分と長いため、伝送遅延が大きくなるという問題点があった。

【0015】 また、上記双方向のリングネットワークに使用されるノード装置では、最低でも2つのスイッチ（片方向に1つずつ）が必要となりノード装置の構成が複雑になるという問題がある。

【0016】

【課題を解決するための手段】 本発明は上記課題を鑑みてなされたもので、障害時においても、予備系の伝送路を用いることなくネットワークの運用を行うこと目的とする。

【0017】また、本発明の他の目的は、簡単な構成のノード装置を用いて双方向ネットワークを構成することである。

【0018】また、本発明の他の目的は、双方向ネットワークのノード装置のスイッチを1つにすることである。

【0019】また、所定のパターンに従って交換制御を行うスイッチ1つで双方向通信を可能にすることである。

【0020】本発明は上記目的を達成するために、第1の伝送方向の複数の第1の伝送チャネルと、第2の伝送方向の複数の第2の伝送チャネルを用いて通信可能なノード装置を有するネットワークにおいて、前記第1の伝送チャネルから入力された信号を前記第1の伝送チャネルあるいは前記第2の伝送チャネルへ出力し、前記第2の伝送チャネルから入力された信号を前記第1の伝送チャネルあるいは前記第2の伝送チャネルへ出力する交換処理を1つのスイッチ手段にて行うノード装置を有することを特徴とするネットワークを提供する。

【0021】また、第1の伝送方向の複数の第1の伝送チャネルと、第2の伝送方向の複数の第2の伝送チャネルを用いて通信可能なノード装置において、前記第1の伝送チャネルから入力された信号を前記第1の伝送チャネルあるいは前記第2の伝送チャネルへ出力し、前記第2の伝送チャネルから入力された信号を前記第1の伝送チャネルあるいは前記第2の伝送チャネルへ出力する交換処理を1つのスイッチ手段にて行うことを特徴とするノード装置を提供する。

【0022】また、ノード装置に入力する第1の伝送方向の複数の第1の伝送チャネルと、前記ノード装置から出力される前記第1の伝送方向の複数の第2の伝送チャネルと、前記ノード装置に入力する第2の伝送方向の複数の第3の伝送チャネルと、前記ノード装置から出力される前記第2の伝送方向の第4の伝送チャネルを用いて通信可能なノード装置を有するネットワークにおいて、前記第1の伝送チャネルからの信号を入力するための第1の入力手段と、前記第3の伝送チャネルからの信号を入力するための第2の入力手段と、前記第2の伝送チャネルへ信号を出力するための第1の出力手段と、前記第4の伝送チャネルへ信号を出力するための第2の出力手段と、前記第1の入力手段から入力された信号を入力する第1の入力端と、前記第2の入力手段から入力された信号を入力する第2の入力端と、前記第1の出力手段へ信号を出力する第1の出力端と、前記第2の出力手段へ信号を出力する第2の出力端を有し、所定のパターンに従って前記第1、第2の入力端と第1、第2の出力端を接続することにより前記第1、第2の入力手段から入力された信号を前記第1、第2の出力手段に交換するスイッチ手段を有することを特徴とするネットワークを提供する。

【0023】また、ノード装置に入力する第1の伝送方

向の複数の第1の伝送チャネルと、前記ノード装置から出力される前記第1の伝送方向の複数の第2の伝送チャネルと、前記ノード装置に入力する第2の伝送方向の複数の第3の伝送チャネルと、前記ノード装置から出力される前記第2の伝送方向の第4の伝送チャネルを用いて通信可能なノード装置において、前記第1の伝送チャネルからの信号を入力するための第1の入力手段と、前記第3の伝送チャネルからの信号を入力するための第2の入力手段と、前記第2の伝送チャネルへ信号を出力するための第1の出力手段と、前記第4の伝送チャネルへ信号を出力するための第2の出力手段と、前記第1の入力手段から入力された信号を入力する第1の入力端と、前記第2の入力手段から入力された信号を入力する第2の入力端と、前記第1の出力手段へ信号を出力する第1の出力端と、前記第2の出力手段へ信号を出力する第2の出力端を有し、所定のパターンに従って前記第1、第2の入力端と第1、第2の出力端を接続することにより前記第1、第2の入力手段から入力された信号を前記第1、第2の出力手段に交換するスイッチ手段を有することを特徴とするノード装置を提供する。

【0024】

【発明の実施の形態】(実施例1)以下、本発明の第1の実施例について説明する。

【0025】図1は本実施例のネットワークに用いるノード装置の構成図であり、ツイストペアケーブル等の伝送路を介して8つの端末と接続するための入出力ポートPORT 1～PORT 8と、本実施例のノード装置同士を多芯光ファイバケーブル等の並列多重伝送路を介して接続するための8つの入力端IN 1～IN 8及び8つの出力端OUT 1～OUT 8を有するノード装置の構成を示している。

【0026】図1において、101～108は並列多重伝送路からの信号を入力するための入力端IN 1～IN 8であり、光信号を電気信号に変換するための光受信機能等が含まれる。

【0027】111～118は並列多重伝送路へ信号を出力するための出力端OUT 1～OUT 8であり、電気信号を光信号へ変換するための光送信機能等が含まれる。

【0028】121～128はツイストペアケーブル等を介して端末を接続するための入出力ポートPORT 1～PORT 8である。

【0029】181は8×8のスイッチであり、入力端に入力した信号を後述する接続制御を行うことにより任意の出力端に接続できる。

【0030】132は制御部であり、スイッチ131の接続制御及びバッファ151～158の書き込み読み出し制御等を行う。

【0031】141～148は並列多重伝送路から伝送されてきたパケット流から端末へ送るべきパケットを分離し、且つ端末から送られてきたパケットを前記パケット流へ挿入するための分離挿入部である。

【0032】151～158は入力データを一時的に記憶するためのバッファであり、後述するように、宛先の出力端ごとに記憶領域が分けられている。

【0033】図2は本実施例のノード装置を用いたネットワークの構成例であり、201～204は本実施例のノード装置、211～248はノード装置に接続する端末である。各ノード装置の出力端OUT 1～OUT 4は隣接ノード装置の入力端IN 1～IN 4に接続され、出力端OUT 5～OUT 8は隣接ノード装置の入力端IN 5～IN 8にそれぞれ並列多重伝送路により接続されている。

【0034】並列多重伝送路は、例えば空間的に分離された複数の光ファイバ伝送路である。また、ノード装置と端末間は上り用、下り用2対のツイストペアケーブルや光ファイバケーブル等でそれぞれ接続されている。

【0035】図3は、バッファ1～8の記憶領域の概念図である。

【0036】バッファ1～8は、スイッチ131の出力端OUT 1～OUT 8に対応した記憶領域1～記憶領域8と、反時計廻りの伝送路方向にパケットを出力する際に出力端の指定を行わない0系無指定領域と、時計廻りの伝送路方向にパケットを出力する際に出力端の指定を行わない1系無指定領域に分けられている。

【0037】図4は、パケットを送信する端末が接続される送信ノード装置のバッファ151～158への書き込み制御テーブルである。

【0038】図5は、送信ノード装置からのパケットを隣接するノード装置に中継する中継ノード装置のバッファ151～158への書き込み制御テーブルである。

【0039】図7は、バッファ151～158の読み出し制御テーブルである。

【0040】図8は、スイッチ131の接続制御テーブルである。

【0041】以下に通信動作の詳細を説明する。説明の都合上、反時計廻りのリングを0系と呼び、時計廻りのリングを1系と呼ぶことにする。また、分離挿入部141の有るリングを伝送チャネル1、分離挿入部142の有るリングを伝送チャネル2、分離挿入部143の有るリングを伝送チャネル3、分離挿入部144の有るリングを伝送チャネル4、分離挿入部145の有るリングを伝送チャネル5、分離挿入部146の有るリングを伝送チャネル6、分離挿入部147の有るリングを伝送チャネル7、分離挿入部148の有るリングを伝送チャネル8と呼ぶことにする。

【0042】まず、図2のノード装置201のPORT5に接続する端末215からノード装置203のPORT3に接続する端末233へ通信する場合を例にとり、本実施例の通信動作を説明する。端末215は送信すべきデータを例えばATM (Asynchronous Transfer Mode: 非同期転送モード) セルの様な固定長パケットに分割し、ヘッダに宛先アドレス(宛先: ノード装置203、PORT3) 及び送信アドレス(ノード装置201、PORT5) 等を記載して送出する。

【0043】ツイストペアケーブルを通ってノード装置201の入出カポート125より入力した端末215から出力されたパケットは、分離挿入部145へ入力し、入力端105からのパケット流の隙間に挿入され、バッファ155において一時記憶される。

【0044】各バッファ151～158は上述したようにスイッチ131の出力端OUT 1～OUT 8に対応した8つの記憶領域と0系と1系のそれぞれ1つずつの無指定領域に分けられており、制御部132の書き込み制御テーブルに従って入力したパケットをそれぞれ対応した記憶領域に書き込む。例えば宛先が隣接下流のノード装置に接続された端末宛てならばその端末が接続されている伝送チャネルに対応した記憶領域1～記憶領域8に記憶し、宛先がその他の場合は0系無指定領域または1系無指定領域に記憶させる。

【0045】本実施例では、ノード装置201のバッファ155に入力したパケットは自ノード装置に接続する端末215から出力されたパケットなので図4の書き込み制御テーブルを用い、宛先(ノード装置203、PORT3)が0系であり且つ、隣接下流ではないので0系無指定領域に記憶される。

【0046】この時、制御部132はスイッチ131の入出力接続関係を図8のテーブルに従って周期的にある繰り返しパターンにしたがって制御しており、スイッチの接続関係により各バッファの決められた記憶領域から記憶されているパケットを読み出す。

【0047】例えば制御アドレスを1パケット長毎にA1, A2, A3, A4, A5, A6, A7, A8と順次供給することで、ある時間にスイッチ131に制御アドレスA1が供給されるとスイッチ131の接続関係はIN 1→OUT 1, IN 2→OUT 2, IN 3→OUT 3, IN 4→OUT 4, IN 5→OUT 5, IN 6→OUT 6, IN 7→OUT 7, IN 8→OUT 8になり、1パケット長時間後には制御アドレスA2が供給されて接続関係はIN 1→OUT 2, IN 2→OUT 3, IN 3→OUT 4, IN 4→OUT 5, IN 5→OUT 6, IN 6→OUT 7, IN 7→OUT 8, IN 8→OUT 1になり、2パケット長時間後にはA3が供給されてIN 1→OUT 3, IN 2→OUT 4, IN 3→OUT 5, IN 4→OUT 6, IN 5→OUT 7, IN 6→OUT 8, IN 7→OUT 1, IN 8→OUT 2になり、以下A4, A5, A6, A7, A8と制御アドレスが順次供給されて接続関係が変更され、A1に戻ってこのパターンが繰り返される。

【0048】このように、スイッチ131では、入力端IN 1～IN 8と出力端OUT 1～OUT 8の接続関係を、複数の入力端が同時に同じ出力端に接続しないようにし、スイッチ131での競合制御を行わなくともよくする。

【0049】また、位相変更の周期や繰り返しパターンは上記に限ったものではないが、位相変更周期はパケット長の整数倍に設定される。

【0050】制御部132は同時にバッファ151～158に対し図7の読み出し制御テーブルを用いて読み出し制御を

行っている。制御アドレスA1の時にはバッファ151の記憶領域1、バッファ152の記憶領域2、バッファ153の記憶領域3、バッファ154の記憶領域4、バッファ155の記憶領域5、バッファ156の記憶領域6、バッファ157の記憶領域7、バッファ158の記憶領域8からそれぞれ記憶しているパケットを読み出し、A2の時にはバッファ151の記憶領域2、バッファ152の記憶領域3、バッファ153の記憶領域4、バッファ154の記憶領域5、バッファ155の記憶領域6、バッファ156の記憶領域7、バッファ157の記憶領域8、バッファ158の記憶領域1からそれぞれ記憶しているパケットを読み出し、A3の時にはバッファ151の記憶領域3、バッファ152の記憶領域4、バッファ153の記憶領域5、バッファ154の記憶領域6、バッファ155の記憶領域7、バッファ156の記憶領域8、バッファ157の記憶領域1、バッファ158の記憶領域2からそれぞれ記憶しているパケットを読み出す。

【0051】同様にA4、A5、A6、A7、A8でそれぞれ対応するパケットを読み出す。ここで各制御アドレスにおいて記憶領域1～記憶領域8にパケットが記憶されていなかった場合は、0系無指定記憶領域または1系無指定記憶領域からパケットを読み出すように制御している。

【0052】ここで、ノード装置201のバッファ155の0系無指定記憶領域に記憶されていたパケットは、図7、図8に示すように制御アドレスがA5、A6、A7、A8のタイミング、即ち、スイッチ131の入力端IN5が出力端OUT1～OUT4に接続されるタイミングで読み出される。

【0053】ここでは例えば制御アドレスA8のタイミングのときに記憶領域4にパケットがたまたま無いために0系無指定領域から先のパケットが読み出されるとする。

【0054】読み出されたパケットは、スイッチ131の入力端IN5から出力端OUT4を通り、出力端114で光信号に変換されて並列多重伝送路の伝送チャネル4へ出力される。

【0055】ノード装置201から伝送チャネル4で送出されたパケットはノード装置202の入力端104に入力し、電気信号に変換されてバッファ154に入力する。ここではパケットの送信元が他のノード装置であるので、図5の中継装置用書き込み制御テーブルに従ってバッファの記憶領域に書き込まれる。

【0056】このパケットの宛先は同系、隣接下流のノード装置の伝送チャネル3宛てなので、バッファ154の記憶領域3に記憶される。このパケットは図7に示すように制御アドレスA8の時に読み出され、スイッチ131のIN4から入力し、OUT3へ出力される。出力されたパケットは出力端113で光信号に変換されて並列多重伝送路の伝送チャネル3に出力される。

【0057】ノード装置202から伝送チャネル3で送出されたパケットはノード装置203の入力端103に入力し、電気信号に変換されて分離挿入部143へ入力する。分離

挿入部143はこのパケットの宛先がこのノード装置203の分離挿入部143に伝送路を介して接続されている端末233宛てであるので、パケット流からこのパケットを分離して入出力ポートPORT3へ送り、ツイストペアケーブルを通って端末233まで伝送される。

【0058】このように送信端末が接続されるノード装置において、宛先端末の接続されている系(0系/1系)のリングに信号を挿入し、宛先端末が接続されるノード装置の1つ手前のノード装置において宛先の伝送チャネルへの交換が行われることにより通信が行われる。

【0059】尚、本実施例では、宛先端末が分離挿入部141～144に接続された端末の場合は0系、分離挿入部145～148に接続された端末の場合は1系と判断することができる、0系か1系かの判断が簡単にできる。

【0060】(実施例2)以下に、本発明の第2の実施例について説明する。

【0061】ネットワーク構成は実施例1と同じであるが、ノード装置の構成においては、図9に示すように入力端INII-1～INII-8(901～908)に、光信号を電気信号に変換するための光受信機能の他、光入力断検出機能、制御パケット分離機能等が含まれる。また、出力端OUTII-1～OUTII-8(911～918)に、電気信号を光信号へ変換するための光送信機能の他、光信号送出停止機能、制御パケット挿入機能等が含まれる。また、バッファ151～158への書き込み制御テーブルとして、図5の障害通知情報検出ノード装置用書き込み制御テーブルと、図6の障害検出ノード装置用書き込み制御テーブルを用いる。

【0062】本実施例において、通常動作時は実施例1と同じ通信動作が行われ、障害発生時には本実施例の動作が行われる。

【0063】仮にノード装置202とノード装置203との間の0系の並列多重伝送路が切断した場合の通信動作について説明する。

【0064】この場合、ノード装置203の入力端901～904は並列多重伝送路からの光信号が入力されないので、ノード装置203の入力端901～904は光信号入力断を検出し、制御部132へそれを通知する。ノード装置203の制御部132はバッファ151～158への書き込み制御テーブル(図4、図5)を、図6の障害検出ノード装置用書き込みテーブルに置き換え、且つ出力端915～918の光信号の送出を停止させるように制御する。

【0065】出力端915～918からの光信号が停止すると、今度はノード装置202の入力端905～908で光信号入力断を検出し、同様にバッファ151～158への書き込み制御テーブル(図4、図5)を図6の障害検出ノード装置用書き込みテーブルに置き換えられる。図6の障害検出ノード用書き込み制御テーブルは、0系の信号をすべて1系の記憶領域に書き込み、1系の信号をすべて0系の記憶領域に書き込むように設定されている。

【0066】そのため、ノード装置202では0系の信号を1系にすべて折り返し、ノード装置203では1系の信号を0系にすべて折り返すので、0系、1系で一つの多重リングを形成することになる（ループバック）。

【0067】また同時に、ノード装置202、203では障害を検出したことを他のノード装置に通知するための障害通知情報を制御パケットに書き込み、障害を検出した系の下流のノード装置へ送出する。その制御パケットは各ノード装置の入力端で分離されて制御部132に出力されることにより障害通知情報を検知し、さらに下流ノード装置へ中継され、すべてのノード装置において上流ノード装置でループバックが行われたことを検知する。尚、この障害情報は制御パケット中ではなく伝送フレーム中の障害ビットを用いてもよい。

【0068】本実施例では、ノード装置201、204の制御部132では障害通知情報を検出されるため、各バッファの書き込み制御テーブルを図5の障害通知情報検出ノード装置用書き込み制御テーブルに置き換える。このテーブルは0系の信号はすべて0系へ、1系の信号はすべて1系へ伝送するように設定されている。

【0069】仮にノード装置201、204から送信信号がある場合は、書き込み制御テーブルはこのテーブル（図5）を用い、送信ノード装置用書き込み制御テーブル（図4）は用いない。3つの書き込み制御テーブルの使用優先順位は、障害検出ノード装置用書き込み制御テーブル（図6）>障害通知情報検出ノード装置用書き込み制御テーブル（図5）>送信ノード装置用書き込み制御テーブル（図4）である。

【0070】このようにすることで0系と1系で一つの多重リングが再構成され、通信が再開される。

【0071】また、障害検出の種類としては、並列多重伝送路の断線の他、出力端9111～918の光送信器が故障して光送信出力パワーが低下した場合や、入力端901～908の光受信器が故障して同期はずれが発生した場合にも適用できる。

【0072】（実施例3）以下に、本発明の第3の実施例について説明をする。

【0073】ネットワーク構成は実施例1、2と同じであるが、ノード装置の構成は、図10に示すように実施例2のノード装置（図9）にスイッチ1001～1008を追加する。

【0074】スイッチ1001～1008は、通常動作時（障害が検出されない状態）では接点aに接続し、スイッチ131の出力端OUT 1～OUT 8からの信号を出力端OUT I I - 1～OUT I I - 8を出力するが、障害が検出された場合には、制御部132の制御により接点bに接続し、スイッチ131の出力端OUT 1～OUT 8からの信号を分離挿入部141～148の出力するようになる。

【0075】また、他の構成は図9と同じであるので説明は省略する。

【0076】また、本実施例において、通常動作時には実施例1と同じ通信動作が行なわれ、障害動作時には本実施例の動作が行なわれる。

【0077】仮に本実施例においても、ノード装置202とノード装置203との間の0系の並列多重伝送路が切断した場合の通信動作について説明する。

【0078】この場合、ノード装置203の入力端901～904は並列多重伝送路からの光信号が入力されないので、ノード装置203の入力端901～904は光信号入力断を検出し、制御部132へそれを通知する。ノード装置203の制御部132はノード装置202とノード装置203間の0系の並列多重伝送路に障害が発生したと判断し、バッファ151～158への書き込み制御テーブル（図4、図5）を、図12の障害検出ノード装置用書き込みテーブルに置き換え、且つスイッチ1005～1008を接点bに接続する。

【0079】これによりノード装置203のスイッチ131の出力端OUT 5からの出力は分離挿入部141に、出力端OUT 6からの出力は分離挿入部142に、出力端OUT 7からの出力は分離挿入部143に、出力端OUT 8からの出力は分離挿入部144に入力されることになる。

【0080】また、スイッチ1005～1008が接点bに接続すると、出力端OUT I I - 5～OUT I I - 8（915～918）からの光信号が停止するので、今度はノード装置202の入力端905～908で光信号入力断を検出する。

【0081】ノード装置202の制御部1312は、ノード装置202とノード装置203間の1系の並列多重伝送路に障害が発生したと判断し、バッファ151～158への書き込み制御テーブル（図4、図5）を、図11の障害検出ノード装置用書き込みテーブルに置き換え、且つスイッチ1001～1004を接点bに接続する。

【0082】これによりノード装置202のスイッチ131の出力端OUT 1からの出力は分離挿入部145に、出力端OUT 2からの出力は分離挿入部146に、出力端OUT 3からの出力は分離挿入部147に、出力端OUT 4からの出力は分離挿入部148に入力されることになる。

【0083】ここで、図11の障害検出ノード用書き込み制御テーブルは、1系からの入力に障害を検出したノード装置が使用するテーブルであり、自ノード装置宛ての信号以外の0系の信号をすべてを1系の記憶領域に書き込むようにし、更に、自ノード装置の入出力ポートPORT 5（125）に接続する端末宛てのパケットはバッファの記憶領域1に、入出力ポートPORT 6（126）に接続する端末宛てのパケットはバッファの記憶領域2に、入出力ポートPORT 7（127）に接続する端末宛てのパケットはバッファの記憶領域3に、入出力ポートPORT 8（128）に接続する端末宛てのパケットはバッファの記憶領域4に書込むようにする。

【0084】また、図12の障害検出ノード用書き込み制御テーブルは、0系からの入力に障害を検出したノード装置が使用するテーブルであり、自ノード装置宛ての

信号以外の1系の信号をすべてを0系の記憶領域に書き込むようにし、更に、自ノード装置の入出力ポートPORT1(121)に接続する端末宛てのパケットはバッファの記憶領域5に、入出力ポートPORT2(122)に接続する端末宛てのパケットはバッファの記憶領域6に、入出力ポートPORT3(123)に接続する端末宛てのパケットはバッファの記憶領域7に、入出力ポートPORT4(124)に接続する端末宛てのパケットはバッファの記憶領域8に書き込むようにする。

【0085】そのため、ノード装置202では自ノード装置宛て以外の0系の信号を1系にすべて折り返し、ノード装置203では自ノード装置宛て以外の1系の信号を0系にすべて折り返すので、0系、1系で一つの多重リングを形成することになる(ループバック)。

【0086】また、ノード装置202では、入出力ポートPORT1～PORT4に接続する端末宛てのパケットは分離挿入部141～144で分離されて宛先端末に出力され、入出力ポートPORT5～PORT8に接続する端末宛てのパケットはスイッチ131を経由して分離挿入部145～148に入力し、宛先端末に出力されることになる。

【0087】また、ノード装置203では、入出力ポートPORT5～PORT8に接続する端末宛てのパケットは分離挿入部145～148で分離されて宛先端末に出力され、入出力ポートPORT1～PORT4に接続する端末宛てのパケットはスイッチ131を経由して分離挿入部145～148に入力し、宛先端末に出力されることになる。

【0088】また同時に、ノード装置202、203では障害を検出したことを他のノード装置に通知するための障害通知情報を制御パケットに書き込み、障害を検出した系の下流のノード装置へ送出する。その制御パケットは各ノード装置の入力端で分離されて制御部132に出力されることにより障害通知情報を検知し、さらに下流ノード装置へ中継され、すべてのノード装置において上流ノード装置でループバックが行われたことを検知する。尚、この障害情報は制御パケット中ではなく伝送フレーム中の障害ビットを用いてもよい。

【0089】本実施例では、ノード装置201、204の制御部132では障害通知情報を検出されるため、各バッファの書き込み制御テーブルを図5の障害通知情報検出ノード装置用書き込み制御テーブルに置き換える。このテーブルは0系の信号はすべて0系へ、1系の信号はすべて1系へ伝送するように設定されている。

【0090】仮にノード装置201、204から送信信号がある場合は、書き込み制御テーブルはこのテーブル(図5)を用い、送信ノード装置用書き込み制御テーブル(図4)は用いない。

【0091】このようにすることでお系と1系で一つの多重リングが再構成され、通信が再開される。

【0092】また、障害検出の種類としては、並列多重伝送路の断線の他、出力端9111～9118の光送信器が故障

して光送信出力パワーが低下した場合や、入力端901～908の光受信器が故障して同期はずれが発生した場合にも適用できる。

【0093】以上のようにノード装置202とノード装置203との間で障害が検出された場合に、ノード装置202の入出力ポートPORT8に接続する端末228からノード装置203の入出力ポートPORT2に接続する端末232へ通信する場合を例にとり本実施例の通信動作を説明する。

【0094】尚、本実施例では、各ノード装置の書き込み制御テーブルは上述したように置き換えられたものとする。

【0095】ノード装置202の入出力ポートPORT8に接続する端末228は送信すべきデータを例えばATM(Asynchronous Transfer Mode: 非同期転送モード)セルの様な固定長パケットに分割し、ヘッダに宛先アドレス(宛先: ノード装置203、PORT2)及び送信アドレス(ノード装置202、PORT8)等を記載して送出する。

【0096】ツイストペアケーブルを通じてノード装置202の入出力ポート128より入力した端末228から出力されたパケットは、分離挿入部148へ入力し、バッファ128に出力されてバッファ128に一時記憶される。

【0097】各バッファ151～158は上述したようにスイッチ131の出力端OUT1～OUT8に対応した8つの記憶領域と0系と1系のそれぞれ1つずつの無指定領域に分けられており、図11の書き込み制御テーブルに従って入力したパケットをそれぞれ対応した記憶領域に書き込む。本実施例では、宛先が隣接下流のノード装置はないので、パケットは1系無指定領域に記憶される。

【0098】この時、制御部132はスイッチ131の入出力接続関係を図8のテーブルに従って周期的にある繰り返しパターンにしたがって制御しており、スイッチの接続関係により各バッファの決められた記憶領域から記憶されているパケットを読み出す。

【0099】制御部132は同時にバッファ151～158に対し図7の読み出し制御テーブルを用いて読み出し制御を行っている。

【0100】ノード装置202のバッファ158の1系無指定記憶領域に記憶されていたパケットは、図7、図8に示すように制御アドレスがA6、A7、A8、A1のタイミング、即ち、スイッチ131の入力端IN8が出力端OUT5～OUT8に接続されるタイミングで読み出される。

【0101】ここでは例えば制御アドレスA8のタイミングのときにバッファ158の記憶領域7にパケットがたまたま無いために1系無指定領域から先のパケットが読み出されるとする。

【0102】読み出されたパケットは、スイッチ131の入力端IN8から出力端OUT7を通り、出力端OUT11～7(917)で光信号に変換されて並列多重伝送路の伝送チャネル7へ出力される。

【0103】ノード装置202から伝送チャネル7で送出

されたパケットはノード装置201の入力端IN 1-7 (907) に入力し、電気信号に変換されてバッファ147に入力する。ここではノード装置201の書き込み制御テーブルは図5に置きかえられているので、図5の障害情報検出ノード用書き込み制御テーブルに従ってバッファの記憶領域に書き込まれる。

【0104】このパケットの宛先は隣接下流のノード装置ではないので、パケットはバッファ157の1系無指定領域に書き込まれる。

【0105】バッファ157の1系無指定領域に書き込まれたパケットは、図7、図8に示すように制御アドレスがA1、A2、A7、A8のタイミング、即ち、スイッチ131の入力端IN 7が出力端OUT 5～OUT 8に接続されるタイミングで読み出される。

【0106】ここでは例えば制御アドレスA2のタイミングのときにバッファ157の記憶領域8にパケットがたまたま無いために1系無指定領域から先のパケットが読み出されるとする。

【0107】読み出されたパケットは、スイッチ131の入力端IN 7から出力端OUT 8を通り、出力端OUT 1-8 (918) で光信号に変換されて並列多重伝送路の伝送チャネル8へ出力される。

【0108】ノード装置201から伝送チャネル8で送出されたパケットはノード装置204の入力端IN 1-8 (908) に入力し、電気信号に変換されてバッファ158に入力する。ここでもノード装置204の書き込み制御テーブルは図5に置きかえられているので、図5の障害情報検出ノード用書き込み制御テーブルに従ってバッファの記憶領域に書き込まれる。

【0109】ノード装置204の制御部132は、パケットの宛先が同系、伝送路の隣接下流ノード装置でないので（宛先ノード装置は隣接しているが、宛先入出力ポートは0系のリングの接続されている。）、バッファ158の1系無指定領域に書き込まれる。

【0110】バッファ158の1系無指定領域に書き込まれたパケットは、図7、図8に示すように制御アドレスがA6、A7、A8、A1のタイミング、即ち、スイッチ131の入力端IN 8が出力端OUT 5～OUT 8に接続されるタイミングで読み出される。

【0111】ここでは例えば制御アドレスA6のタイミングのときにバッファ158の記憶領域6にパケットがたまたま無いために1系無指定領域から先のパケットが読み出されるとする。

【0112】読み出されたパケットは、スイッチ131の入力端IN 8から出力端OUT 5を通り、出力端OUT 1-5 (915) で光信号に変換されて並列多重伝送路の伝送チャネル5へ出力される。

【0113】ノード装置204から伝送チャネル5で送出されたパケットはノード装置203の入力端IN 1-5 (905) に入力し、電気信号に変換されてバッファ155に入

力する。ここではノード装置203の書き込み制御テーブルは図12に置きかえられているので、図12の障害情報検出ノード用書き込み制御テーブルに従ってバッファの記憶領域に書き込まれる。

【0114】ノード装置203の制御部132は、パケットの宛先が自ノード装置の入出力ポートPORT 2であるので、受信したパケットを図12の障害検出ノード装置用書き込み制御テーブルに従ってバッファ155の記憶領域6に書き込む。

【0115】このバッファ155の記憶領域6に書き込まれたパケットは、図7、図8に示すように制御アドレスがA2のタイミング、即ち、スイッチ131の入力端IN 5が出力端OUT 6に接続されるタイミングで読み出される。

【0116】ノード装置203では、スイッチ1005～1008が接点bに接続されているので、スイッチ131の出力端OUT 6から出力されたパケットは分離挿入部142に入力し、パケットの宛先である入出力ポートPORT 2へ出力され、ツイストペアケーブルを通じて端末232まで伝送される。

【0117】以上のように通常動作時は実施例1のような通信を行っているネットワークにおいて並列多重伝送路に障害が生じても通信を行うことができる。

【0118】（実施例4）以下に本発明の第4の実施例について説明する。

【0119】図13は本案施例に用いるノード装置の構成図であり、ツイストペアケーブル等の伝送路を介して8つの端末と接続するための入出カポートPORT 1～PORT 8を有し、本実施例のノード装置同士を送受2本の光ファイバケーブルを介して接続するノード装置の構成を示している。

【0120】図13において、1301～1304は波長により分割された光信号を伝送するための波長多重伝送路である。1311、1312は波長多重された信号をそれぞれの波長に分離するための分波器である。1313、1314は波長の異なる光信号を1本の光ファイバケーブルに集光するための合波器である。

【0121】1321～1328は入力信号を任意の波長の光信号に変換するための波長可変送信部である。波長可変送信部は例えばDFBレーザ等が使用でき、少なくとも分波器1311、1312の分波波長に対応した波長入1～入4の4つの波長に送信波長を設定できる。また、制御部1351からの制御パケットを挿入する機能を有する。

【0122】1331～1338は光受信部であり、光信号を電気信号に変換するための光受信機能の他、光入力断検出機能、制御パケット分離機能等が含まれる。

【0123】1341～1348はセレクタであり、2つのバッファからの信号を選択して出力する。1351は制御部であり、バッファ151～158の書き込み読み出し制御、波長可変送信部1321～1328の送信波長制御、セレクタ1341～1348の切替え制御、光受信器1321～1328からの制御パケッ

トの処理等を行う。その他の部分は第1、第2、第3実施例と同様であり、同様な部分は同一番号で記して有る。

【0124】図14は波長可変送信部1331～1338の波長制御テーブルである。

【0125】各波長可変送信部は図14の波長制御テーブルに基づいて制御されており、1パケット長毎に制御アドレスA1～A8が供給されて対応する波長で入力信号を光信号に変換して出力する。波長可変送信部1321～1324および波長可変送信部1325～1328は同時に同じ波長に設定されないよう各制御アドレスにおいてそれぞれ異なる波長に設定されている。

【0126】図15はセレクタ1341～1348の切替え制御テーブルである。

【0127】セレクタ1341～1348は0系および1系の伝送チャネルを切り替えるために設けられており、セレクタ1341、1345は伝送チャネル1と伝送チャネル5を切替え、セレクタ1342、1346は伝送チャネル2と伝送チャネル6を切替え、セレクタ1343、1347は伝送チャネル3と伝送チャネル7を切替え、セレクタ1344、1348は伝送チャネル4と伝送チャネル8を切替えるように構成されている。

【0128】各セレクタは図15の切替え制御テーブルに基づいて制御されており、1パケット長毎に制御アドレスA1～A8が供給されて対応する伝送チャネルからの信号を選択して出力する。

【0129】図16はセレクタ1341～1348の障害検出時の切替え制御テーブルである。

【0130】セレクタ1341～1344は常に1系の信号を選択し、セレクタ1345～1348は常に0系の信号を選択するように設定される。

【0131】尚、本実施例と第1、第2、第3実施例の違いは、並列伝送路として波長多重伝送路を用いている点と、交換方式として波長可変送信部を用いた波長多重交換方式を用いている点である。

【0132】以下に波長多重交換スイッチの交換動作を説明する。

【0133】制御部1351は各波長可変送信部1321～1328の送信波長を図14のテーブルに従って周期的にある繰り返しパターンにしたがって制御しており、設定された送信波長により各バッファの決められた記憶領域から記憶されているパケットを読み出す。例えば制御アドレスを1パケット長毎にA1、A2、A3、A4、A5、A6、A7、A8と順次供給することで、ある時間に制御アドレスA1が供給されると各波長可変送信部の送信波長は波長可変送信部1、5→入1、波長可変送信部2、6→入2、波長可変送信部3、7→入3、波長可変送信部4、8→入4になり、1パケット長時間後には制御アドレスA2が供給されて波長可変送信部1、5→入2、波長可変送信部2、6→入3、波長可変送信部3、7→入4、波長可変送信部4、8→入1になり、2パケット長時間後には制御アドレスA3が供給されて波長可変送信部1、5→入3、波長可変送信部2、6→入4、波長可

変送信部3、7→入1、波長可変送信部4、8→入2になり、以下A4、A5、A6、A7、A8と制御アドレスが供給されて送信波長が変更され、A1に戻ってこのパターンが繰り返される。

【0134】制御部1351は同時にバッファ151～158に対し図7の読み出し制御テーブルを用いて読み出し制御を行っている。

【0135】制御アドレスA1の時にはバッファ151の記憶領域1、バッファ152の記憶領域2、バッファ153の記憶領域3、バッファ154の記憶領域4、バッファ155の記憶領域5、バッファ156の記憶領域6、バッファ157の記憶領域7、バッファ158の記憶領域8からそれぞれ記憶しているパケットを読み出し、A2の時にはバッファ151の記憶領域2、バッファ152の記憶領域3、バッファ153の記憶領域4、バッファ154の記憶領域5、バッファ155の記憶領域6、バッファ156の記憶領域7、バッファ157の記憶領域8、バッファ158の記憶領域1からそれぞれ記憶しているパケットを読み出し、A3の時にはバッファ151の記憶領域3、バッファ152の記憶領域4、バッファ153の記憶領域5、バッファ154の記憶領域6、バッファ155の記憶領域7、バッファ156の記憶領域8、バッファ157の記憶領域1、バッファ158の記憶領域2からそれぞれ記憶しているパケットを読み出す。

【0136】同様にA4、A5、A6、A7、A8でそれぞれ対応するパケットを読み出す。

【0137】ここで各制御アドレスにおいて記憶領域1～記憶領域8にパケットが記憶されていなかった場合は、0系無指定記憶領域または1系無指定記憶領域からパケットを読み出すように制御している。

【0138】また同時に、セレクタ1341～1348に対し図15の切替え制御テーブルを用いて伝送チャネルの切替え制御を行っている。

【0139】セレクタ1は制御アドレスA1～A4の間は伝送チャネル1を選択し、制御アドレスA5～A8の間は伝送チャネル5を選択し、セレクタ2は制御アドレスA8～A3の間は伝送チャネル2を選択し、制御アドレスA4～A7の間は伝送チャネル6を選択し、セレクタ3は制御アドレスA7～A2の間は伝送チャネル3を選択し、制御アドレスA3～A6の間は伝送チャネル7を選択し、セレクタ4は制御アドレスA6～A1の間は伝送チャネル4を選択し、制御アドレスA2～A5の間は伝送チャネル8を選択し、セレクタ5は制御アドレスA1～A4の間は伝送チャネル5を選択し、制御アドレスA5～A8の間は伝送チャネル1を選択し、セレクタ6は制御アドレスA8～A3の間は伝送チャネル6を選択し、制御アドレスA4～A7の間は伝送チャネル2を選択し、セレクタ7は制御アドレスA7～A2の間は伝送チャネル7を選択し、制御アドレスA3～A6の間は伝送チャネル3を選択し、セレクタ8は制御アドレスA6～A1の間は伝送チャネル8を選択し、制御アドレスA2～A5の間は伝送チャネル4を選択している。

【0140】ここで、例えば伝送チャネル1を伝送されてきたパケットは一時的にバッファ151の宛先の伝送チャネルに対応した記憶領域に記憶され、波長可変送信部1321の送信波長が宛先の伝送チャネルに対応した波長（伝送チャネル1, 5→λ1, 伝送チャネル2, 6→λ2, 伝送チャネル3, 7→λ3, 伝送チャネル4, 8→λ4）に設定された時に、対応した記憶領域からパケットを読み出す。仮に伝送チャネル1を伝送されてきたパケットの宛先が伝送チャネル4であれば、波長可変送信部1321の送信波長がλ4になり、バッファ151の伝送チャネル1が選択される制御アドレスA4の時にバッファ151の記憶領域4からパケットを読み出すと、そのパケットはセレクタ1341を通り波長可変送信部1321で波長λ4の光信号に変換されて出力される。

【0141】出力された光信号は他の波長可変送信部1322～1324からの信号と合波器1313で合波され、光ファイバ伝送路1303に送出される。このとき4つの波長可変送信部から出力される光信号の波長はそれぞれ異なっているので、光伝送路上で衝突することはない。光ファイバ伝送路を通って隣接下流のノード装置に入力した光信号は、分波器1311でそれぞれの波長に分離され、先の波長λ4の光パケットは光受信部1334で受信される。この様にして、伝送チャネル1から伝送チャネル4への交換が行われる。

【0142】このように、波長をアドレスとして上流ノード装置からパケットを送出し、下流のノード装置でその波長の信号を分離するように構成することで波長多重交換スイッチが構成され、通信が行われる。

【0143】なお、他の通常通信動作は実施例1と同じであり、送信ノード装置で宛先の系に乗り換え、宛先のノード装置のひとつ上流のノード装置で宛先の伝送チャネルの波長で送出して、宛先のノード装置でその波長の光信号を取込むことで通信が行われる。

【0144】また、障害検出時の動作も実施例2と同様であり、障害を検出したノード装置のセレクタ1341～1348の切替え制御テーブルを図16の制御テーブルに切替え、セレクタ1341～1344は常に1系の信号を選択し、セレクタ1345～1348は常に0系の信号を選択するように設定して上記波長多重交換を行うことで、実施例2と同様の障害対策が行える。

【0145】また、実施例3と同様な障害対策を行う場合は、ノード装置に図10のようなスイッチ1001～1008を追加すればよい。

【0146】

【発明の効果】以上説明したように、所定のパターンに従って入出力の切換を行うスイッチを用いて双方に通信が行えるため、最大伝送距離が従来よりも短くでき、伝送遅延が小さくなる。

【0147】また、並列多重伝送路の断線や並列多重伝送路の入出力部の回路が故障した場合に、予備系を使用

しなくても通信が可能になるため、予備系にかかるコストが必要なくなる効果がある。

【0148】また、上記スイッチを複数設ける必要もなくなるので、ノード装置の構成を簡単にすることができる。

【0149】また、上記スイッチを複数設ける必要もなくなるので、ノード装置内のスイッチ制御を簡単にすることができる。

【図面の簡単な説明】

【図1】本発明の実施例のノード装置の構成を示す図である。

【図2】本発明の実施例のネットワークの構成を示す図である。

【図3】本発明の実施例のバッファの記憶領域を示す概念図である。

【図4】本発明の実施例の送信ノード装置のバッファ書き込み制御テーブルである。

【図5】本発明の実施例の中継ノード装置のバッファ書き込み制御テーブルである。

【図6】本発明の実施例の障害検出ノード装置のバッファ書き込み制御テーブルである。

【図7】本発明の実施例のバッファ読み出し制御テーブルである。

【図8】本発明の実施例のスイッチ接続制御テーブルである。

【図9】本発明の実施例のノード装置の構成を示す図である。

【図10】本発明の実施例のノード装置の構成を示す図である。

【図11】本発明の実施例の障害検出ノード装置のバッファ書き込み制御テーブルである。

【図12】本発明の実施例の障害検出ノード装置のバッファ書き込み制御テーブルである。

【図13】本発明の実施例のノード装置の構成を示す図である。

【図14】本発明の実施例の波長可変送信部の波長制御テーブルである。

【図15】本発明の実施例のセレクタの通常時の切替え制御テーブルである。

【図16】本発明の実施例のセレクタの障害時の切替え制御テーブルである。

【図17】従来のノード装置の構成を示す図である。

【図18】従来のネットワークの通信原理を示す図である。

【符号の説明】

101～108 入力端

111～118 出力端

121～128 入出力ポート

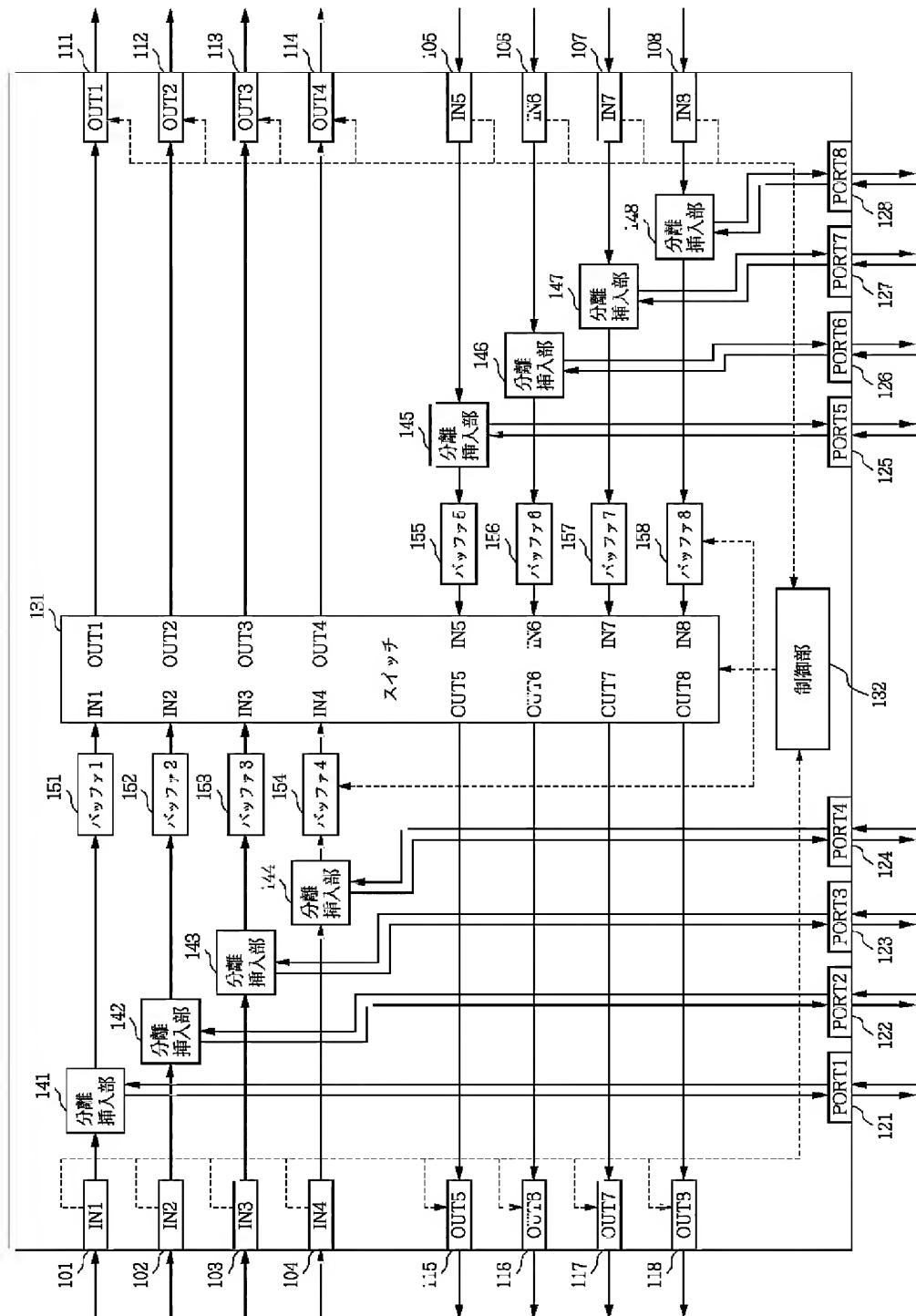
131 スイッチ

132 制御部

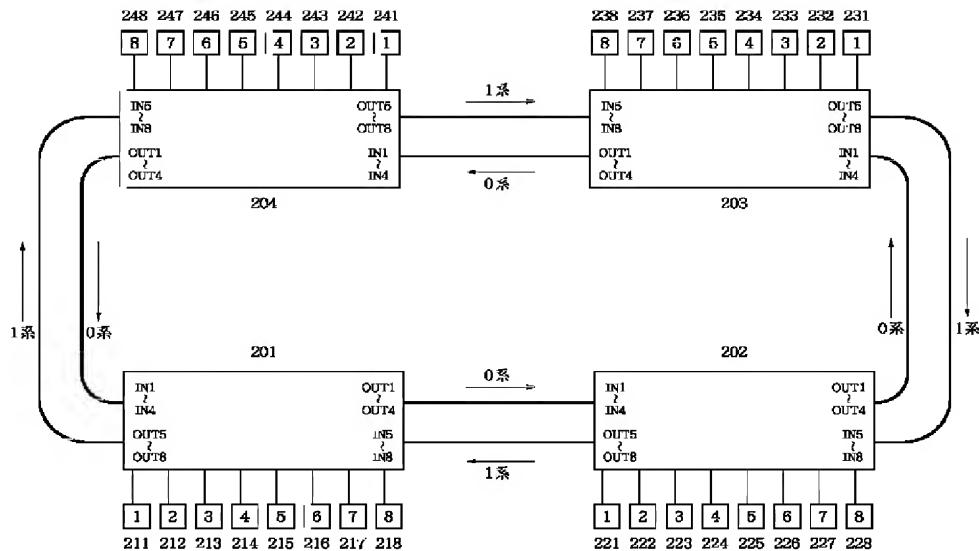
141~148 分離挿入部

151~158 バッファ

【図1】



【図2】



【図3】

| 記憶領域1 |
|---------|
| 記憶領域2 |
| 記憶領域3 |
| 記憶領域4 |
| 記憶領域5 |
| 記憶領域6 |
| 記憶領域7 |
| 記憶領域8 |
| 0系無指定領域 |
| 1系無指定領域 |

【図4】

| 書き込み制御テーブル (送信ノード装置) | | | | | | | | | |
|----------------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|------------------------------|
| 直先アドレス バッファ | 隣接下流 CH1 | 隣接下流 CH2 | 隣接下流 CH3 | 隣接下流 CH4 | 隣接下流 CH5 | 隣接下流 CH6 | 隣接下流 CH7 | 隣接下流 CH8 | 0系隣接 下流以外 1系隣接 下流以外 |
| バッファ1 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 0系無指定 領域 1系無指定 領域 |
| バッファ2 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 0系無指定 領域 1系無指定 領域 |
| バッファ3 | 記憶領域 1 | 記憶領域 21 | 記憶領域 3 | 記憶領域 4 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 0系無指定 領域 1系無指定 領域 |
| バッファ4 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 0系無指定 領域 1系無指定 領域 |
| バッファ5 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 0系無指定 領域 1系無指定 領域 |
| バッファ6 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 0系無指定 領域 1系無指定 領域 |
| バッファ7 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 0系無指定 領域 1系無指定 領域 |
| バッファ8 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 0系無指定 領域 1系無指定 領域 |

【図5】

書き込み制御テーブル (中権ノード装置、障害情報検出ノード装置)

| 宛先アドレス バッファ | 隣接下流 CH1 | 隣接下流 CH2 | 隣接下流 CH3 | 隣接下流 CH4 | 隣接下流 CH5 | 隣接下流 CH6 | 隣接下流 CH7 | 隣接下流 CH8 | 0系隣接 下流以外 |
|----------------|----------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|--------------|
| バッファ1 | 記憶領域 1 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ2 | 記憶領域 1 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ3 | 記憶領域 1 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ4 | 記憶領域 1 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ5 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 1系無指定 領域 |
| バッファ6 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 1系無指定 領域 |
| バッファ7 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 1系無指定 領域 |
| バッファ8 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 1系無指定 領域 |

【図6】

書き込み制御テーブル (障害検出ノード装置)

| 宛先アドレス バッファ | 隣接下流 CH1 | 隣接下流 CH2 | 隣接下流 CH3 | 隣接下流 CH4 | 隣接下流 CH5 | 隣接下流 CH6 | 隣接下流 CH7 | 隣接下流 CH8 | 0系隣接 下流以外 |
|----------------|----------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|--------------|
| バッファ1 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 1系無指定 領域 |
| バッファ2 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 1系無指定 領域 |
| バッファ3 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 1系無指定 領域 |
| バッファ4 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 | 1系無指定 領域 |
| バッファ5 | 記憶領域 1 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ6 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ7 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ8 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |

【図8】

| 制御アドレス 入力端子 | A1 | A2 | A3 | A4 | A5 | A6 | A7 | A8 |
|----------------|------|------|------|------|------|------|------|------|
| IN1 | OUT1 | OUT2 | OUT3 | OUT4 | OUT5 | OUT6 | OUT7 | OUT8 |
| IN2 | OUT2 | OUT3 | OUT4 | OUT5 | OUT6 | OUT7 | OUT8 | OUT1 |
| IN3 | OUT3 | OUT4 | OUT5 | OUT6 | OUT7 | OUT8 | OUT1 | OUT2 |
| IN4 | OUT4 | OUT5 | OUT6 | OUT7 | OUT8 | OUT1 | OUT2 | OUT3 |
| IN5 | OUT5 | OUT6 | OUT7 | OUT8 | OUT1 | OUT2 | OUT3 | OUT4 |
| IN6 | OUT6 | OUT7 | OUT8 | OUT1 | OUT2 | OUT3 | OUT4 | OUT5 |
| IN7 | OUT7 | OUT8 | OUT1 | OUT2 | OUT3 | OUT4 | OUT5 | OUT6 |
| IN8 | OUT8 | OUT1 | OUT2 | OUT3 | OUT4 | OUT5 | OUT6 | OUT7 |

【図7】

説み出し制御テーブル

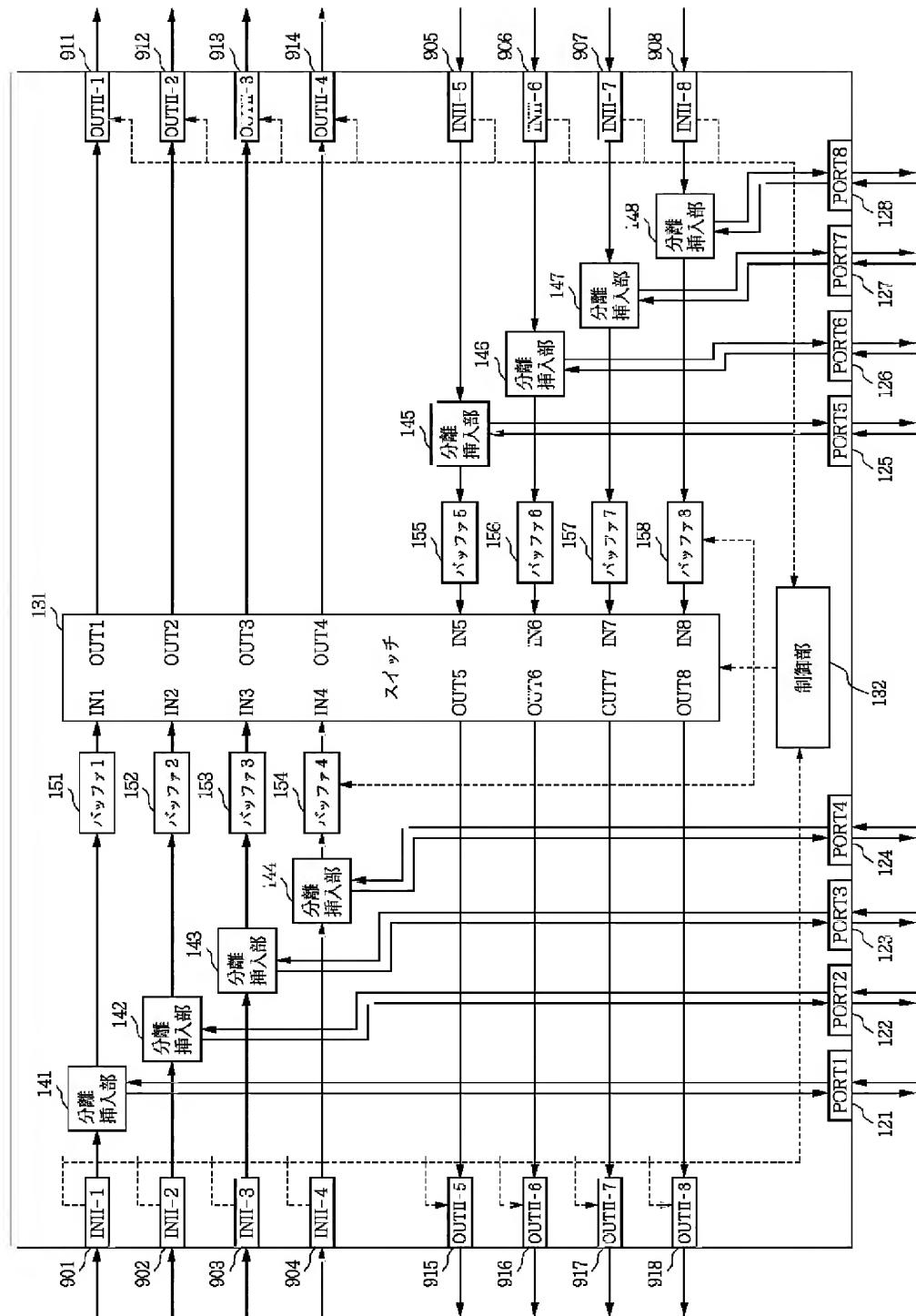
【図11】

書き込み制御テーブル (障害検出ノード装置 (0系出力不可))

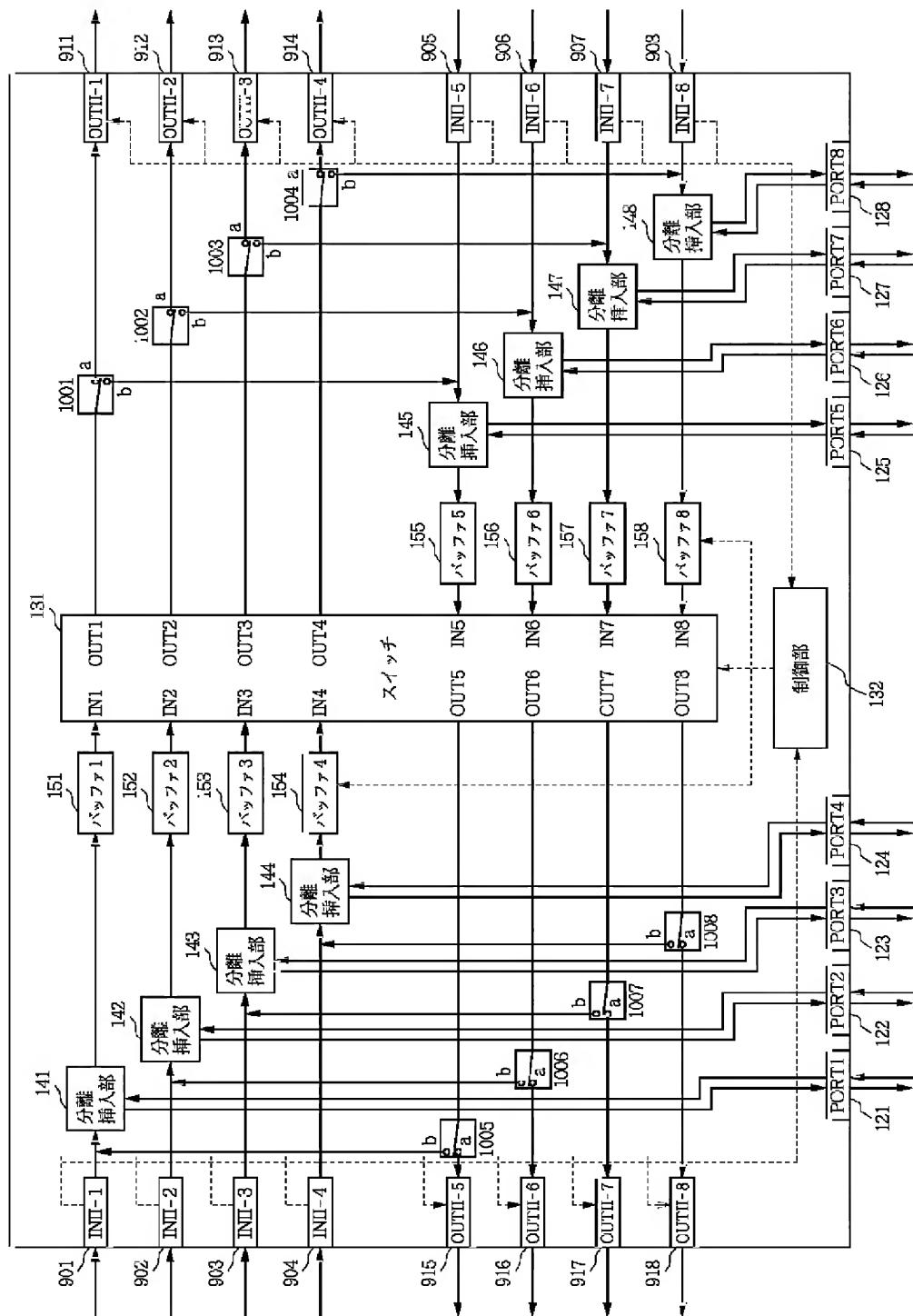
| 宛先 アドレス バッファ | 隣接下流 CH1 | 隣接下流 CH2 | 隣接下流 CH3 | 隣接下流 CH4 | 隣接下流 CH5 | 隣接下流 CH6 | 隣接下流 CH7 | 隣接下流 CH8 |
|--------------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|
| バッファ1 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ2 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ3 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ4 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ5 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ6 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ7 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ8 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 1系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |

| 宛先アドレス バッファ | 0系牌接下流以外 | 1系牌接下流以外 | 自ノード装置 (PORT5) | 自ノード装置 (PORT6) | 自ノード装置 (PORT7) | 自ノード装置 (PORT8) |
|----------------|----------|----------|-------------------|-------------------|-------------------|-------------------|
| バッファ1 | 1系無指定領域 | 1系無指定領域 | 記憶領域1 | 記憶領域2 | 記憶領域3 | 記憶領域4 |
| バッファ2 | 1系無指定領域 | 1系無指定領域 | 記憶領域1 | 記憶領域2 | 記憶領域3 | 記憶領域4 |
| バッファ3 | 1系無指定領域 | 1系無指定領域 | 記憶領域1 | 記憶領域2 | 記憶領域3 | 記憶領域4 |
| バッファ4 | 1系無指定領域 | 1系無指定領域 | 記憶領域1 | 記憶領域2 | 記憶領域3 | 記憶領域4 |
| バッファ5 | 1系無指定領域 | 1系無指定領域 | | | | |
| バッファ6 | 1系無指定領域 | 1系無指定領域 | | | | |
| バッファ7 | 1系無指定領域 | 1系無指定領域 | | | | |
| バッファ8 | 1系無指定領域 | 1系無指定領域 | | | | |

【図9】



【図10】



【図12】

書き込み制御テーブル（障害検出ノード装置（1系出力不可））

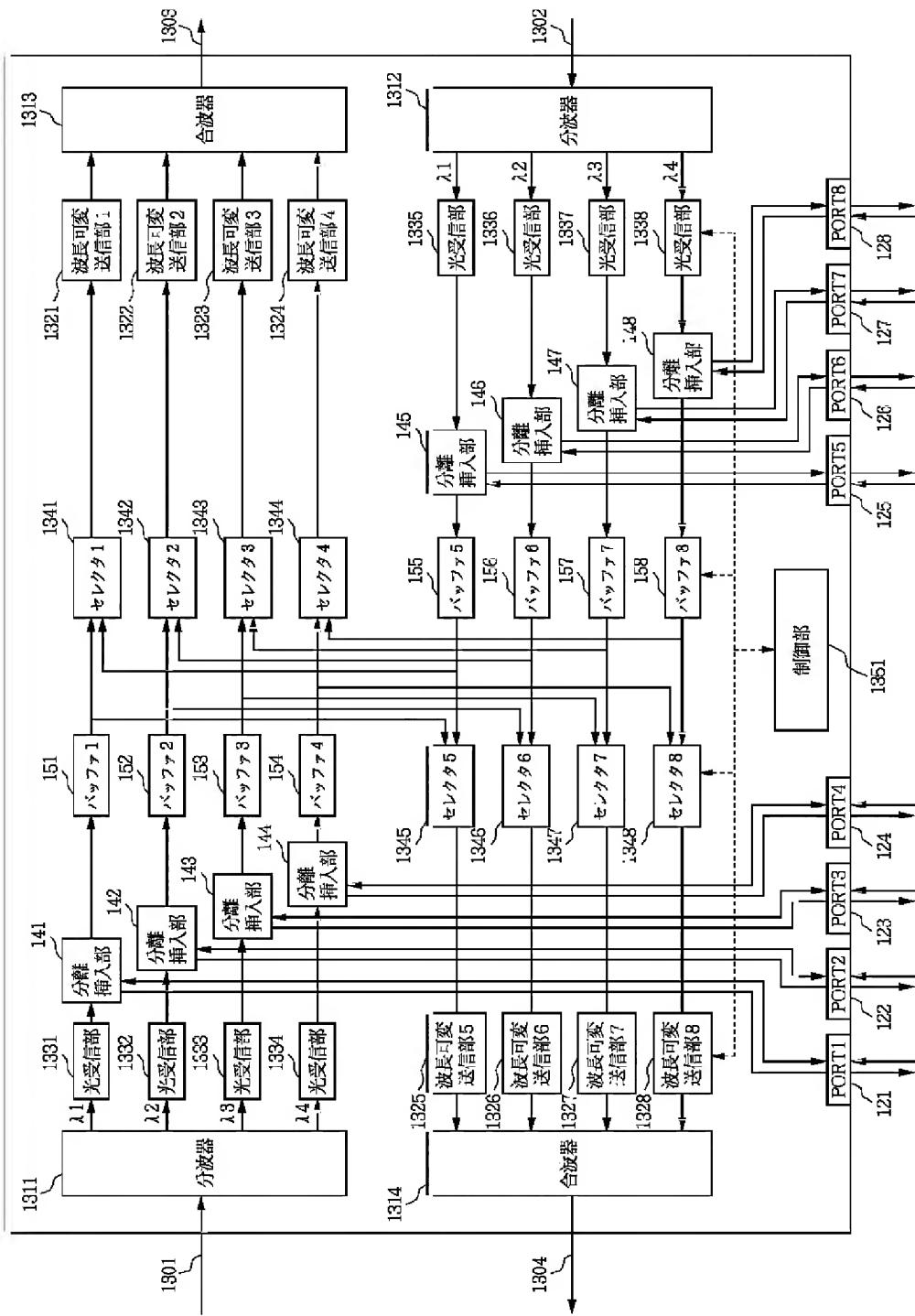
| 宛先アドレス バッファ | 隣接下流 CH1 | 隣接下流 CH2 | 隣接下流 CH3 | 隣接下流 CH4 | 隣接下流 CH5 | 隣接下流 CH6 | 隣接下流 CH7 | 隣接下流 CH8 |
|----------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|
| バッファ1 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ2 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ3 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ4 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ5 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ6 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ7 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |
| バッファ8 | 記憶領域 1 | 記憶領域 2 | 記憶領域 3 | 記憶領域 4 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 | 0系無指定 領域 |

| 宛先アドレス バッファ | 0系隣接下流 以外 | 1系隣接下流 以外 | 自ノード装置 (PORT1) | 自ノード装置 (PORT2) | 自ノード装置 (PORT3) | 自ノード装置 (PORT4) |
|----------------|--------------|--------------|-------------------|-------------------|-------------------|-------------------|
| バッファ1 | 0系無指定 領域 | 0系無指定 領域 | | | | |
| バッファ2 | 0系無指定 領域 | 0系無指定 領域 | | | | |
| バッファ3 | 0系無指定 領域 | 0系無指定 領域 | | | | |
| バッファ4 | 0系無指定 領域 | 0系無指定 領域 | | | | |
| バッファ5 | 0系無指定 領域 | 0系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ6 | 0系無指定 領域 | 0系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ7 | 0系無指定 領域 | 0系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |
| バッファ8 | 0系無指定 領域 | 0系無指定 領域 | 記憶領域 5 | 記憶領域 6 | 記憶領域 7 | 記憶領域 8 |

【図14】

| 制御アドレス 送信部 | A1 | A2 | A3 | A4 | A5 | A6 | A7 | A8 |
|---------------|----|----|----|----|----|----|----|----|
| 波長可変 送信部1 | λ1 | λ2 | λ3 | λ4 | λ1 | λ2 | λ3 | λ4 |
| 波長可変 送信部2 | λ2 | λ3 | λ4 | λ1 | λ2 | λ3 | λ4 | λ1 |
| 波長可変 送信部3 | λ3 | λ4 | λ1 | λ2 | λ3 | λ4 | λ1 | λ2 |
| 波長可変 送信部4 | λ4 | λ1 | λ2 | λ3 | λ4 | λ1 | λ2 | λ3 |
| 波長可変 送信部5 | λ1 | λ2 | λ3 | λ4 | λ1 | λ2 | λ3 | λ4 |
| 波長可変 送信部6 | λ2 | λ3 | λ4 | λ1 | λ2 | λ3 | λ4 | λ1 |
| 波長可変 送信部7 | λ3 | λ4 | λ1 | λ2 | λ3 | λ4 | λ1 | λ2 |
| 波長可変 送信部8 | λ4 | λ1 | λ2 | λ3 | λ4 | λ1 | λ2 | λ3 |

【図13】

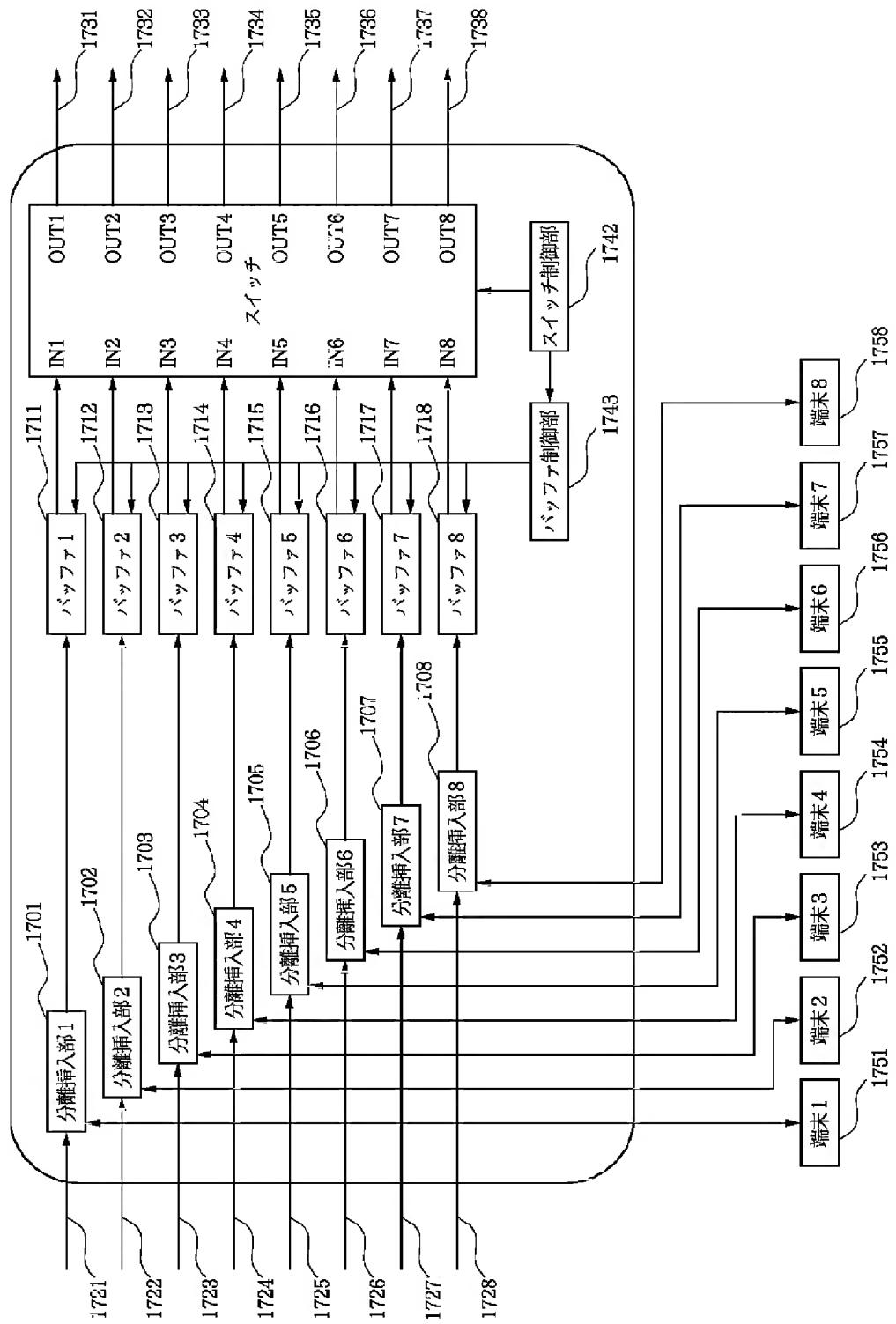


【図15】

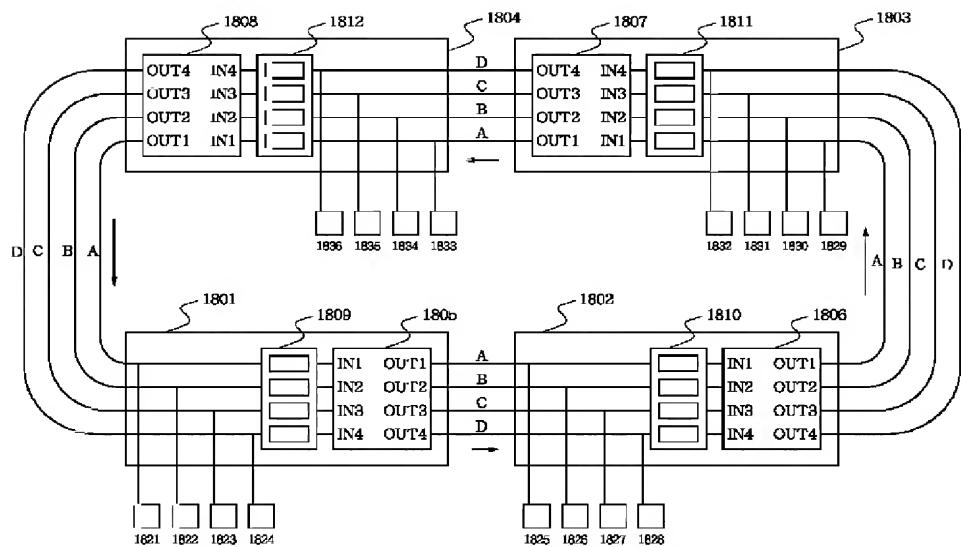
| 制御アドレス 入力端子 | A1 | A2 | A3 | A4 | A5 | A6 | A7 | A8 |
|----------------|-----|-----|-----|-----|-----|-----|-----|-----|
| セレクタ1 | CH1 | CH1 | CH1 | CH1 | CH6 | CH5 | CH5 | CH6 |
| セレクタ2 | CH2 | CH2 | CH2 | CH6 | CH6 | CH6 | CH6 | CH2 |
| セレクタ3 | CH3 | CH3 | CH7 | CH7 | CH7 | CH7 | CH3 | CH3 |
| セレクタ4 | CH4 | CH8 | CH8 | CH8 | CH8 | CH4 | CH4 | CH4 |
| セレクタ5 | CH5 | CH5 | CH5 | CH5 | CH1 | CH1 | CH1 | CH1 |
| セレクタ6 | CH6 | CH6 | CH6 | CH2 | CH2 | CH2 | CH2 | CH6 |
| セレクタ7 | CH7 | CH7 | CH3 | CH3 | CH3 | CH3 | CH7 | CH7 |
| セレクタ8 | CH8 | CH4 | CH4 | CH4 | CH4 | CH8 | CH8 | CH8 |

【图16】

【図17】



【図18】



フロントページの続き

F ターム(参考) 5K002 AA05 BA04 BA05 BA06 BA13
 CA05 DA01 DA02 DA04 DA05
 DA11 DA13 EA03 EA32 FA01
 5K021 AA04 AA08 BB01 BB05 BB07
 CC13 DD07 EE00 FF11
 5K031 AA03 AA06 AA08 CA15 CB01
 DA12 DA19 DB01 DB10 EA01
 EB02 EB05